

1 / 1

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 11-354673

(43) Date of publication of application : 24.12.1999

(51)Int.CI. H01L 23/12
H01L 21/60
H01L 21/60

(21)Application number : 10-158008 (71)Applicant : TOSHIBA MICROELECTRONICS
CORP
TOSHIBA CORP

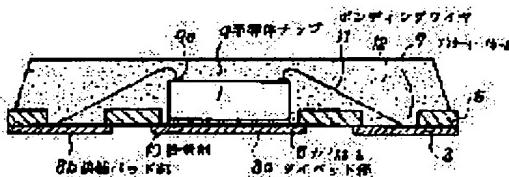
(22)Date of filing : 05.06.1998 (72)Inventor : TAKEUCHI MASABUMI

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a thin, small and lightweight semiconductor device excellent in heat dissipation in which cost can be reduced by eliminating the need of shaping a lead frame.

SOLUTION: The semiconductor device is provided with a device hole 6 and a plurality of outer lead holes 7 at specified positions of an insulating resin film 5 and a copper wiring layer 8 having a die pad part 8a for closing the device hole 6 and a plurality of contact pad parts 8b for closing the outer lead holes 7 while covering individually is formed on one major surface. A face-up semiconductor chip 9 is die bonded onto the die pad part 8a on the other major surface side of such a wiring film and the electrode terminals 9a thereof are connected with the contact pad parts 8b for closing the outer lead holes 7 through bonding wires 11.



Furthermore, a mold resin sealing layer 12 of epoxy resin, or the like, is provided on the outside of the semiconductor chip 9 and the bonding wires 11.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-354673

(43)公開日 平成11年(1999)12月24日

(51)Int.Cl.⁶H 01 L 23/12
21/60

識別記号

3 0 1
3 1 1

F I

H 01 L 23/12
21/60L
3 0 1 A
3 1 1 W

審査請求 未請求 請求項の数 3 ○ L (全 5 頁)

(21)出願番号 特願平10-158008

(22)出願日 平成10年(1998)6月5日

(71)出願人 000221199 東芝マイクロエレクトロニクス株式会社
神奈川県川崎市川崎区駅前本町25番地1(71)出願人 000003078 株式会社東芝
神奈川県川崎市幸区堀川町72番地(72)発明者 竹内 正文
神奈川県川崎市川崎区駅前本町25番地1
東芝マイクロエレクトロニクス株式会社内

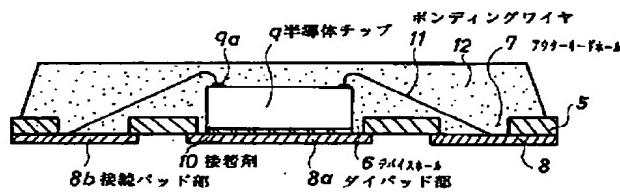
(74)代理人 弁理士 須山 佐一

(54)【発明の名称】 半導体装置

(57)【要約】

【課題】 リードフレームの成形を必要とせず、コストの低減が可能であり、かつ薄く小形・軽量で放熱性の高い半導体装置を提供する。

【解決手段】 本発明の半導体装置では、絶縁樹脂フィルム5の所定の位置にデバイスホール6および複数のアウターリードホール7がそれぞれ設けられており、一方の正面に、デバイスホール6を閉塞するダイパッド部8aとアウターリードホール7をそれぞれ個別に覆い閉塞する複数の接続パッド部8bとを有する銅配線層8が形成されている。そして、このような配線フィルムの他方の正面側でダイパッド部8a上に、フェースアップ配置された半導体チップ9がダイボンドされ、その電極端子9aとアウターリードホール7を閉塞する接続パッド部8bとが、ポンディングワイヤ11を介して接続されている。さらに、半導体チップ9とポンディングワイヤ11の外側に、エポキシ樹脂等から成るモールド樹脂封止層12が設けられている。



【特許請求の範囲】

【請求項1】少なくとも外部接続端子の形成領域に複数の貫通孔を有する絶縁樹脂フィルムと、該フィルムの一方の主面に配設され、前記複数の貫通孔をそれぞれ個別に閉塞する複数の導体パッド部を有する配線層と、前記絶縁樹脂フィルムの他方の主面に搭載された半導体素子と、該半導体素子の各電極端子と対応する前記導体パッド部とをそれぞれ接続するボンディングワイヤと、前記半導体素子およびボンディングワイヤの外側に被覆された樹脂封止層とを備えたことを特徴とする半導体装置。

【請求項2】前記絶縁樹脂フィルムがデバイスホールを有するとともに、前記デバイスホールが配線層により閉塞されており、かつこのデバイスホール閉塞部上に前記半導体素子が搭載されていることを特徴とする請求項1記載の半導体装置。

【請求項3】前記配線層において、前記導体パッド部の一部が前記デバイスホール閉塞部と一緒に連接形成され、かつ前記半導体素子のグランドの電極端子が前記デバイスホール閉塞部に、前記ボンディングワイヤにより接続されていることを特徴とする請求項2記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置に係わり、特に、フィルムキャリアアーテープが使用された薄く小形で軽量の半導体装置に関する。

【0002】

【従来の技術】従来から、薄く小形で実装面積の低減が可能な半導体装置として、ノンリードタイプの半導体パッケージがある。これは、アウターリード部がほぼ樹脂封止層の外形サイズ内にあり、外側への突出部分がほとんどない樹脂封止型パッケージであり、例えば図7に示す形状および構造を有している。

【0003】図において、符号1は、銅系やコバルト系の金属から成るリードフレームを示し、このリードフレーム1のベッド部1aに半導体チップ2がダイボンドされ、所定形状に成形されたアウターリード部1bと、金線のようなボンディングワイヤ3を介して接続されている。そして、半導体チップ2とボンディングワイヤ3およびこれらの接合部が、エポキシ樹脂等のモールド成形により封止されており、アウターリード部1bの下面および側端面が、外部接続端子として、樹脂封止層4の下面および側面に露出している。また、樹脂封止層4の上面においては、リードフレーム1のベッド部1aのチップ非搭載面が露出している。

【0004】

【発明が解決しようとする課題】しかしながら、このような従来の半導体装置においては、以下に示す製造上の問題があった。すなわち、リードフレーム1全体をエッ

チング等により所定のパターン形状に形成した後、成形金型を使用して、ベッド部1aは押下げ加工し、アウターリード部1bは所定の段差形状に成形加工しているが、ベッド部1aとアウターリード部1bとでは、成形加工の深さが異なるため、別々の成形金型を使用する必要があった。また、加工の工程を別々に行なう必要があるため、通常のリードタイプの半導体パッケージの製造に比べて工程数が増加し、コスト的に不利であった。

【0005】さらに、熱抵抗の点では、リードフレーム1のベッド部1aが樹脂封止層4の上面に露出しているが、これだけでは放熱性が十分でなく、この露出部からより効果的に熱を放出するには、風を吹き付けるか、露出部にさらに放熱板を取り付ける必要があり、コストがかかるという問題があった。またさらに、従来の半導体装置では、高速動作に十分に対応することが難しかった。

【0006】本発明は、これらの問題を解決するためになされたもので、従来のノンリードタイプの半導体装置に比べて、コストの低減が可能であり、かつ薄く小形・軽量で放熱性の高い半導体装置を提供することを目的とする。

【0007】

【課題を解決するための手段】本発明の半導体装置は、少なくとも外部接続端子の形成領域に複数の貫通孔を有する絶縁樹脂フィルムと、該フィルムの一方の主面に配設され、前記複数の貫通孔をそれぞれ個別に閉塞する複数の導体パッド部を有する配線層と、前記絶縁樹脂フィルムの他方の主面に搭載された半導体素子と、該半導体素子の各電極端子と対応する前記導体パッド部とをそれ接続するボンディングワイヤと、前記半導体素子およびボンディングワイヤの外側に被覆された樹脂封止層とを備えたことを特徴とする。

【0008】本発明において、絶縁樹脂フィルムとしては、例えば、ポリイミド樹脂フィルムのような耐熱性に優れた樹脂フィルムの使用が望ましい。フィルム厚は、製造する半導体装置の品種、形状、大きさ等にもよるが、50~125μmとすることが好ましい。

【0009】このような絶縁樹脂フィルムの一方の主面に配設される配線層は、銅または銅系合金から構成され、例えば、絶縁樹脂フィルムの片面に接着剤により張り付けられた銅箔等をフォトエッチングすることにより形成される。

【0010】また本発明においては、絶縁樹脂フィルムの外部接続端子を成す配線層の形成領域に、複数の貫通孔（アウターリードホール）が設けられ、これらの貫通孔が前記した一方の主面側に配設される配線層（パッド部）によりそれぞれ個別に閉塞される。そして、これらの配線パッド部において、各孔を通して半導体素子搭載面側に露出する面に、ボンディングワイヤが接続される。ここで、アウターリードホールの配列形状は、搭載

される半導体素子の電極端子の配列およびピッチ等に合わせて設定することができる。また、アウターリードホールの大きさおよび平面形状は、ボンディングワイヤの接続作業性およびワイヤと樹脂フィルムとの接触を防止する観点から、ボンディングワイヤの配設方向に1mm程度の長辺または長径を有する矩形または橢円形とすることが望ましい。

【0011】このように本発明では、複数の貫通孔（アウターリードホール）を有し、これらの孔を閉塞するように片面に配線層が形成されたフィルム状基材に半導体素子が搭載され、孔を透して搭載面側に露出した配線パッド部にボンディングワイヤが接続されているので、従来のノンリードタイプの半導体装置におけるように、金型によるリードフレームの成形を必要としない。したがって、製造効率が高くコスト的に有利であるうえに、薄く小形で軽量の半導体装置を実現することができる。

【0012】また、本発明の半導体装置においては、絶縁樹脂フィルムの半導体素子の搭載領域にデバイスホールを設け、このデバイスホールを、アウターリードホールと同様に、銅箔等の配線層により閉塞することができる。ここで、デバイスホールの大きさおよび平面形状は、搭載される半導体素子の大きさや平面形状に対応して設定される。このような構造とした場合には、半導体素子が搭載されたデバイスホール閉塞部の配線層を伝導して、マザーボード側にさらに効果的に熱が放出されるので、放熱性の良好な半導体装置が得られる。

【0013】さらに本発明では、アウターリードホールを閉塞する複数の配線パッド部の中で、グランドの配線パッド部を、配線層のデバイスホール閉塞部と一体のパターンとして形成し、かつこのグランドのパッド部と一緒に形成されたデバイスホール閉塞部に、半導体素子のグランドの電極端子をワイヤボンディングした構造とすることができる。このような構造では、半導体素子からグランドへの配線長を短縮することができ、電気的ノイズが少なく、高速動作に対応した半導体装置が得られる。

【0014】

【発明の実施の形態】以下、本発明の実施例を図面に基づいて説明する。

【0015】図1は、本発明の半導体装置の第1の実施例を斜視的に示したものであり、図2は、同実施例の半導体装置を断面的に示したものである。

【0016】これらの図において、符号5は、ポリイミド樹脂フィルムのような絶縁樹脂フィルムを示し、この絶縁樹脂フィルム5の半導体チップ搭載領域にデバイスホール6が設けられ、かつデバイスホール6の長辺側に、それぞれ複数のアウターリードホール7が長辺に沿って配設されている。また、この絶縁樹脂フィルム5の一方の主面（図では下面）には、デバイスホール6を覆い閉塞するダイパッド部8aと、複数のアウターリードホール7をそれぞれ個別に覆い閉塞する複数の接続パッ

- ド部8bとを有する銅配線層8が形成されている。そして、絶縁樹脂フィルム5の他方の主面（図では上面）側において、デバイスホール6を閉塞するダイパッド部8a上に、フェースアップ配置された半導体チップ9が、
05 エポキシ樹脂系等の接着剤10により接着固定（ダイボンド）されており、この半導体チップ9の電極端子9aとアウターリードホール7を閉塞する接続パッド部8bとが、それぞれ金線等のボンディングワイヤ11を介して電気的に接続されている。さらに、このように搭載・
10 実装された半導体チップ9とボンディングワイヤ11の外側に、エポキシ樹脂等から成るモールド樹脂封止層12が設けられている。
【0017】この第1の実施例の半導体装置は、例えば、絶縁樹脂フィルムと接着剤層と銅箔とから成る3層構造のフィルムキャリアテープを使用して、以下に示すように製造される。
【0018】すなわち、片面に接着剤が塗布された絶縁樹脂フィルム5を、パンチングにより打ち抜き、デバイスホール6とアウターリードホール7およびスプロケットホール等を形成した後、接着剤の上に銅箔を熱圧着により張り付ける。次いで、銅箔面にフォトレジスト膜を塗布し、マスク露光してフォトレジストパターンを形成した後、銅箔をウェットエッチング処理することにより、デバイスホール6を閉塞するダイパッド部8aと、
20 アウターリードホール7を閉塞する接続パッド部8b等から成る配線パターンを形成する。こうして得られた配線フィルムの平面形状を、図3に概略的に示す。この図において、符号13はスプロケットホールを示している。
【0019】次いで、この配線フィルムのダイパッド部8a上に、フェースアップ配置した半導体チップ9を接着剤10によりダイボンドした後、半導体チップ9の各電極端子9aとアウターリードホール7を閉塞する接続パッド部8bとを、それぞれボンディングワイヤ11を用いて接続する。その後、半導体チップ9およびボンディングワイヤ11の外側に、エポキシ樹脂等をトランスマールドすることにより、モールド樹脂封止層12を形成した後、モールド樹脂封止層12の外形線の400～500μm外側で配線フィルムを切断し、装置単体を切り離す。
【0020】このように構成される第1の実施例の半導体装置においては、デバイスホール6および複数のアウターリードホール7を有し、これらの孔を閉塞するように片面に銅配線層8が形成された配線フィルム上に、半導体チップ9が搭載・実装されており、金型による複数の成形工程を必要とするリードフレームが使用されていないので、従来のノンリードタイプの半導体装置に比べて、製造効率が高くコスト的に有利であるうえに、薄型化および軽量・小形化を実現することができる。また、
45 熱伝導率の高い銅配線層8のダイパッド部8a上に、半導体チップ9が搭載・実装されており、金型による複数の成形工程を必要とするリードフレームが使用されていないので、従来のノンリードタイプの半導体装置に比べて、製造効率が高くコスト的に有利であるうえに、薄型化および軽量・小形化を実現することができる。また、
50 熱伝導率の高い銅配線層8のダイパッド部8a上に、半

導体チップ9が直接ダイボンドされており、このダイパッド部8aを伝導して効果的にマザーボード側に熱が放出されるので、放熱性の良好な半導体装置が得られる。

【0021】次に、本発明の半導体装置の別の実施例について説明する。

【0022】第2の実施例の半導体装置では、図4に示すように、絶縁樹脂フィルム5にアウターリードホール7のみが設けられており、これらのアウターリードホール7が、銅配線層8の接続パッド部8bにより個別に閉塞されている。そして、このような配線フィルムの他方の主面側で、絶縁樹脂フィルム5上に半導体チップ9がダイボンドされており、電極端子9aと接続パッド部8bとがワイヤボンディングされている。なお、この実施例において、その他の部分は第1の実施例と同様に構成されているので、説明を省略する。

【0023】このように構成される第2の実施例においても、従来のノンリードタイプの半導体装置に比べて、放熱性が高くコスト的に有利であるうえに、薄型化および軽量・小形化を実現することができる。

【0024】また、第3の実施例では、図5および図6にそれぞれ示すように、アウターリードホール7を閉塞する複数の接続パッド部8bの中で、半導体チップ9のグランドの電極端子9aに接続されるグランドの接続パッド部8bが、デバイスホール6を開塞するダイパッド部8aと一緒にパターンとして形成され、かつこのダイパッド部8aにグランドの電極端子9aがワイヤボンディングされている。なお、第3の実施例においても、その他の部分は第1の実施例と同様に構成されているので、説明を省略する。

【0025】このように構成される第3の実施例の半導体装置では、第1の実施例に比べて、半導体チップ9のグランドの電極端子9aを接続するボンディングワイヤ11aの長さが短くなってしまっており、半導体チップ9からグランドへの配線長が短縮されているので、電気的ノイズの発生が少なく、高速動作のデバイスに対応することができる。

【0026】なお、以上の実施例では、フィルムキャリアテープとして、絶縁樹脂フィルムと接着剤層と銅箔と

から成る3層構造のものを使用した例について説明したが、絶縁樹脂フィルムと銅層とから成る2層構造のフィルムを使用しても良い。また、外部接続端子であるアウターリードを、対向する2側面から取り出した構造の半

05 導体装置だけでなく、4側面から取り出した構造(Quad Outline Non-leaded)の半導体装置にも、同様に適用することができる。

【0027】

【発明の効果】以上のお説明から明らかなように、本発明によれば、従来のノンリードタイプの半導体装置に比べて、コストの低減が可能であり、かつ薄く小形・軽量で放熱性の高い半導体装置を実現することができる。

【図面の簡単な説明】

【図1】本発明の半導体装置の第1の実施例を示す斜視図。

【図2】同第1の実施例の半導体装置を示す断面図。

【図3】第1の実施例に使用する配線フィルムの平面図。

【図4】本発明の半導体装置の第2の実施例を示す断面図。

【図5】本発明の半導体装置の第3の実施例を示す断面図。

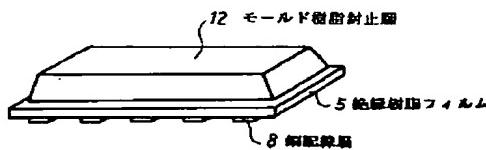
【図6】第3の実施例において、配線フィルムに半導体チップが搭載されワイヤボンディングがなされた状態を示す平面図。

【図7】従来のノンリードタイプの半導体パッケージの一例を示し、(a)は斜視図、(b)は下面図、(c)は断面図。

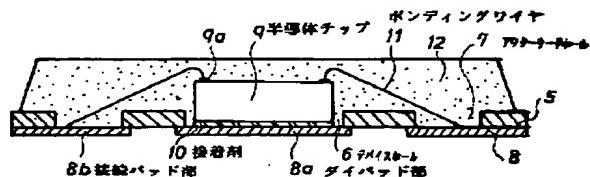
【符号の説明】

- 30 5 ……絶縁樹脂フィルム
- 6 ……デバイスホール
- 7 ……アウターリードホール
- 8 ……銅配線層
- 8a ……ダイパッド部
- 35 8b ……接続パッド部
- 9 ……半導体チップ
- 11 ……ボンディングワイヤ
- 12 ……モールド樹脂封止層

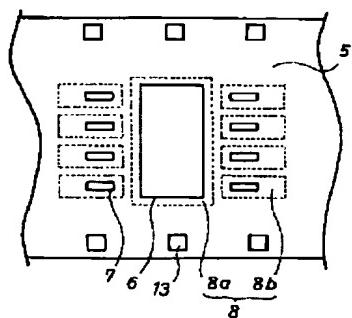
【図1】



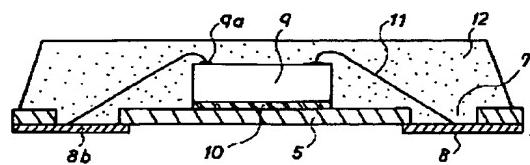
【図2】



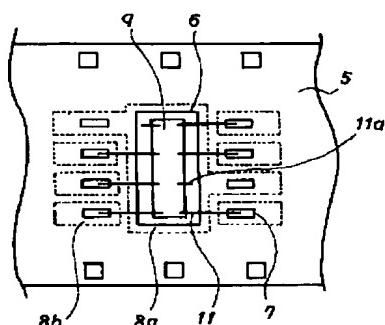
【図3】



【図4】



【図6】



【図7】

